

**This Page Is Inserted by IFW Operations
and is not a part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- **BLACK BORDERS**
- **TEXT CUT OFF AT TOP, BOTTOM OR SIDES**
- **FADED TEXT**
- **ILLEGIBLE TEXT**
- **SKEWED/SLANTED IMAGES**
- **COLORED PHOTOS**
- **BLACK OR VERY BLACK AND WHITE DARK PHOTOS**
- **GRAY SCALE DOCUMENTS**

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PAT-NO: JP360155475A
DOCUMENT-IDENTIFIER: JP 60155475 A
TITLE: CONTROLLING SYSTEM FOR DRIVING RECORDING ELEMENT
PUBN-DATE: August 15, 1985

INVENTOR-INFORMATION:
NAME
NAMEKAWA, TAKESHI ;
SUGI, HIDEKAZU

ASSIGNEE-INFORMATION:
NAME COUNTRY
MATSUSHITA GRAPHIC COMMUN SYST INC N/A

APPL-NO: JP59012384
APPL-DATE: January 26, 1984

INT-CL (IPC): B41J003/20, B41J003/10
US-CL-CURRENT: 400/54

ABSTRACT:

PURPOSE: To maintain a uniform printed density irrespectively of dynamic and static variations in a power source voltage for recording, by a method wherein an impressed voltage is detected one or more times before or during driving a recording element, and driving time is controlled, in a thermal recorder.

CONSTITUTION: Serially inputted image signals PIX are taken into a shift register in a driving circuit 23 at the timing of a transfer clock CLK, and a one-line amount of the image signals are latched by a strobe pulse STB. Next, with a sampling pulse ADC inputted, an AD converter 24 outputs an output voltage V_{th} of a power source 22 for recording, and the signal is recorded into a latch 25 by a latch pulse LAT supplied immediately thereafter. Then, a timer 27 is started by a trigger pulse TRG, and the recording elements 21 are driven by an ENB signal. After a predetermined period of time from the inputting of the TRG, the ADC signal is again inputted, the power source voltage V_{th} at that moment is sampled, a calculating circuit 26 calculates the driving time based on the sampled voltage and the preceding power source voltage, the calculated driving time is outputted to the timer 27, and an END signal is turned OFF at that time.

COPYRIGHT: (C)1985, JPO&Japio

⑫ 公開特許公報(A)

昭60-155475

⑬ Int. Cl.

識別記号

庁内整理番号

⑭ 公開 昭和60年(1985)8月15日

B 41 J 3/20
3/101 1 5
1 0 1B-8004-2C
7612-2C

審査請求 未請求 発明の数 1 (全6頁)

⑮ 発明の名称 記録素子駆動制御方式

⑯ 特 願 昭59-12384

⑰ 出 願 昭59(1984)1月26日

⑱ 発 明 者 滑 川 毅 東京都目黒区下目黒2丁目3番8号 松下電送株式会社内
 ⑲ 発 明 者 杉 秀 和 東京都目黒区下目黒2丁目3番8号 松下電送株式会社内
 ⑳ 出 願 人 松下電送株式会社 東京都目黒区下目黒2丁目3番8号
 ㉑ 代 理 人 弁理士 中尾 敏男 外1名

明 細 書

1、発明の名称

記録素子駆動制御方式

2、特許請求の範囲

画像記録装置の複数の記録素子を駆動する前、および上記記録素子の駆動期間中に、上記記録素子に印加される電圧をそれぞれ1回以上検出し、その検出値に従って上記記録素子の駆動時間を制御することを特徴とする記録素子駆動制御方式。

3、発明の詳細な説明

産業上の利用分野

本発明は、感熱記録装置等における記録素子の駆動制御方式に関する。

従来例の構成とその問題点

第1図は従来の感熱記録装置の一般的な構成を示すブロック図である。この図において、1はサーマルヘッド上に1列に配列された発熱体(記録素子)であり、その一端は一括して記録用電源2に接続されている。3は発熱体1を画信号にしたがって駆動する駆動回路であり、1ライン分の画

信号を蓄積するためのシフトレジスタと、画信号にしたがって発熱体1の通電を制御するスイッチング回路等から構成されている。4は発熱体1の駆動時間を決めるタイマであり、信号ENBを発生する。5はサーマルヘッドの温度を検出する温度センサである。6は画信号PIXの入力端子、7は転送クロックCLKの入力端子、8はストローブパルスSTBの入力端子、9はトリガパルスTRGの入力端子である。

第2図はこの感熱記録装置の動作を示すタイミング図である。

次に動作を説明する。入力端子6に入力される画信号PIXは、入力端子7に入力される転送クロックCLKのタイミングで駆動回路3の内部のシフトレジスタの取り込まれ、順次シフトされて行く。1ライン分の画信号が転送されると、転送クロックCLKの入力が停止し、入力端子8にストローブパルスSTBが入力され、駆動回路3の内部のシフトレジスタに蓄積された1ライン分の画信号が、駆動回路3の内部に設けられたラッチ

に記憶される。

次にトリガパルスTRGが入力端子9に入力され、タイマ4が作動し、温度センサ6の出力信号で示される温度で決まる時間だけ信号ENBをオンする。駆動回路3は、信号ENBがオンしている間、ラッチに記憶された画信号を内部のスイッチング回路に入力し、画信号の黒画素に対応する発熱体1に通電させる。これにより、発熱体1が画信号に従って選択的に発熱し、図に示されていない記録紙にドットが記録される。

さて、記録用電源2として、電池等の非安定化電源を用いた場合は勿論のこと、商用交流電圧で動作する安定化電源を用いた場合においても、その出力電圧は負荷変動等によって、ある程度変動するものである。しかも、ライン毎に黒画素数が相当にばらつくため、記録用電源2の負荷電流も相当大幅に変動する。

ところが、上記感熱記録装置の場合は、記録用電源2の出力電圧が変化しても、発熱体1の駆動時間、つまり通電時間は一定であるため、発熱体

1の発熱量がライン毎にばらつく。その結果、記録画像の濃度むらが生じるといった問題があった。

この問題に対して、記録用電源の出力電圧の変動に応じて、発熱体の駆動時間を変化させるという方式が提案されている。

第3図はそのような感熱記録装置のブロック図であり、第4図はそのタイミング図である。

第3図において、10は記録用電源2の出力電圧を検出し、デジタル信号に変換するアナログ／デジタル変換器である。このアナログ／デジタル変換器10の出力信号はROM12によって電圧－時間変換を行われた後、タイマ4に入力される。13はアナログ／デジタル変換器10に対するサンプリングパルスADCの入力端子である。これ以外は、第1図と同様である。

動作を説明する。第1図において説明したと同様に、1ライン分の画信号が駆動回路3の内部のシフトレジスタに蓄積されると、ストローブパルスSTBが入力され、シフトレジスタに蓄積された画信号が駆動回路3の内部のラッチに記憶され

る。次に、サンプリングパルスADCが入力端子13に入力され、アナログ／デジタル変換器10は記録用電源2の出力電圧をサンプリングし、その電圧値に対応するデジタル信号を出力する。そして、このデジタル信号に対応する時間信号がROM12からタイマ4に入力される。次にトリガパルスTRGが入力され、タイマ4はROM12から入力される時間信号と、温度センサ6の出力信号によって決まる時間だけ信号ENBをオンする。

このように、発熱体1の駆動時間は、駆動直前（無負荷時）の記録用電源2の出力電圧と、サーマルヘッドの温度によって制御される。

このような方式によれば、記録用電源2の出力電圧のゆっくりした変動による記録濃度むらを防止できる。しかし、負荷変動等による駆動中における急激な電圧変動に対しては何等効果がなく、記録濃度むらを生じてしまう。

発明の目的

本発明は上記従来の問題点を解消するもので、

感熱記録装置等において、記録用電源の電圧変動による記録濃度むらをほぼ完全に除去できる記録素子駆動制御方式を提供することを目的とする。

発明の構成

本発明は、記録素子の駆動前、および駆動期間中に、記録素子に印加される電圧をそれぞれ1回以上検出し、その検出値に従って記録素子の駆動時間を制御することを特徴とするもので、負荷変動等に伴う記録素子印加電圧の変動の影響を除去し、上述の目的を達成せんとするものである。

実施例の説明

以下、図面を参照し本発明の実施例につき説明する。

第6図は本発明の一実施例による感熱記録装置の要部構成を示すブロック図である。この図において、21はサーマルヘッド上に配列された発熱体（記録素子）である。22は記録用電源であり、発熱体21の一端（図では上端）が一括されて、この記録用電源22に接続される。

23は画信号に従って発熱体21を駆動する駆

動回路である。この駆動回路23は、1ライン分の画信号を蓄積するシフトレジスタと、ラッチと、各発熱体21の他端（図では下端）とアースの間をスイッチングするスイッチング回路、これらスイッチング回路と上記ラッチとの間に挿入されたゲート等から構成されている。

24は記録用電源22の出力電圧 V_{th} を検出するためのアナログ/ディジタル変換器である。25はアナログ/ディジタル変換器24の出力信号を記憶するラッチ、26はラッチ25およびアナログ/ディジタル変換器24の出力信号から駆動時間を算出する演算回路である。この演算回路26は、たとえばROMによって構成される。27はタイマであり、演算回路26によって算出された駆動時間だけ、信号ENBをオンするものである。

28は画信号PIXの入力端子、29は転送クロックCLKの入力端子、30はストロブパルスSTBの入力端子である。31はトリガパルスTRGの入力端子、32はラッチパルスLATの入力端子である。

ラッチパルスLATが入力され、アナログ/ディジタル変換器24の出力がラッチ25に記憶される。次にトリガパルスTRGが入力端子31に入力され、タイマ27が起動して信号ENBをオンする。この信号ENBがオンすると、駆動回路23の内部において、ラッチとスイッチング回路との間のゲートが開かれ、画信号の黒画面に対応する発熱体21とアースとの間が閉じられ、その発熱体に電流が流れる。つまり、発熱体21が駆動される。

トリガパルスTRGの入力から一定時間（最小駆動時間より短い）後に、サンプリングパルスADCが入力端子33に再び入力され、アナログ/ディジタル変換器24が電源電圧 V_{th} をサンプリングし、その電圧値、つまり負荷時の電源電圧値に対応するディジタル信号を出力する。

演算回路26は、ラッチ25およびアナログ/ディジタル変換器24の出力信号、つまり1回目と2回目の検出値に従って駆動時間を算出し、タイマ27に出力する。トリガパルスTRGの入力

入力端子、33はサンプリングパルスADCの入力端子である。

次に本感熱記録装置の全体的動作を説明する。第6図はその全体的動作を示すタイミング図である。

入力端子28にシリアルに入力される画信号PIXは、入力端子29に入力される転送クロックCLKのタイミングで、駆動回路23内部のシフトレジスタに順次取り込まれ、シフトされて行く。1ライン分の画信号PIXがシフトレジスタに蓄積されると、入力端子30にストロブパルスSTBが入力され、駆動回路23内部において、シフトレジスタに蓄積された1ライン分の画信号がラッチに記憶される。

次にサンプリングパルスADCが入力端子33に入力され、アナログ/ディジタル変換器24が記録用電源22の出力電圧 V_{th} （電源電圧と略記する）をサンプリングし、その電圧値、つまり発熱体駆動前の無負荷時における電源電圧値に対応するディジタル信号を出力する。その直後にラ

時刻から演算回路26で算出された駆動時間を経過すると、タイマ27は信号ENDをオフする。これにより、駆動回路23はすべての発熱体21の通電を停止する。

第7図の波形図を参照し、駆動時間制御についてさらに説明する。

記録用電源22として電池等の非安定化電源を用いた場合は勿論のこと、安定化電源を用いた場合においても、電源電圧 V_{th} は、負荷電流が流れると、負荷電流の大小によって、たとえば波形a、bに示すような変動を生じる。この駆動時における電源電圧波形は、負荷電流が一定ならば無負荷時の電源電圧値に依存する。従って、無負荷時の電源電圧値と、駆動開始から一定時間後の電源電圧値（負荷時）から、駆動期間における電源電圧波形を推定できる。

即ち、本実施例においては、1回目の検出値と2回目の検出値から、演算回路26によって駆動中の電源電圧波形を推定し、発熱体21に一定の駆動エネルギーを与えるために必要な駆動時間を

算出し、その駆動時間だけ発熱体21を駆動することにより、記録濃度の均一化を図る訳である。

以上一実施例について詳細に説明したが、本発明は、そのみに限定されるものではない。

たとえば、上記実施例においては駆動期間中に電源電圧を1回検出したが、2回以上検出するようにしてもよい。そのようにすれば、駆動期間中の電源電圧波形をより正確に近似することができるため、駆動時間の制御をいっそう高精度に行うことができる。具体的には、駆動前に1回、駆動中に2回、計3回の検出を行う場合であれば、第6図のラッチ25に相当するラッチを2個設け、1回目の検出値を一方のラッチに保持させ、2回目の検出値を他方のラッチに保持させ、これらラッチの出力とアナログ／デジタル変換器24の出力を演算回路26に入力し、演算回路26において3回の検出値によって電源電圧波形を推定し、記録濃度を一定にするための駆動時間を算出し、タイマ27を入力する。

また、駆動時間の算出をソフトウェア手段によ

って実行することも可能である。

またさらに、第1図に示した従来例と同様に、温度センサを設け、その出力をROM24またはタイマ27へ入力することにより、サーマルヘッドの温度によっても駆動時間を制御するようにしてもよい。同様に、発熱体抵抗値のばらつきや記録周期の変動による駆動時間の制御も行うことは容易である。

また、以上の説明から明らかなように、本発明は感熱記録装置に限らず、静電記録装置などにも同様に適用することができる。

発明の効果

本発明によれば、記録素子の駆動前、および駆動期間中に、記録素子の印加電圧をそれぞれ1回以上検出し、その検出値によって駆動時間を制御するため、記録用電源電圧の動的および静的な変動による記録濃度むらをほぼ完全に除去し、極めて高品質な画像を記録できるという効果を得られる。

4、図面の簡単な説明

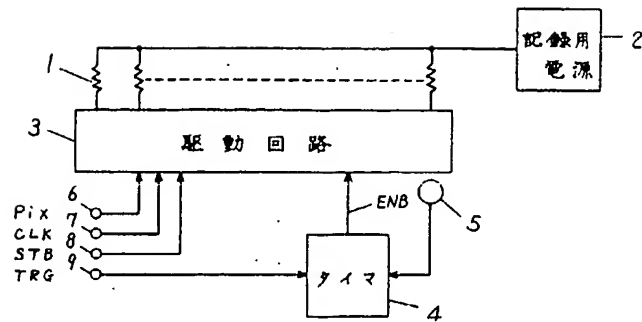
第1図は感熱記録装置の従来例を示すブロック

図、第2図は同従来例の動作を示すタイミング図、第3図は感熱記録装置の他の従来例を示すブロック図、第4図は同他の従来例の動作を示すタイミング図、第5図は本発明の一実施例による感熱記録装置の要部構成を示すブロック図、第6図は同実施例装置の全体的動作を示すタイミング図、第7図は同実施例装置における駆動時間制御を説明するための波形図である。

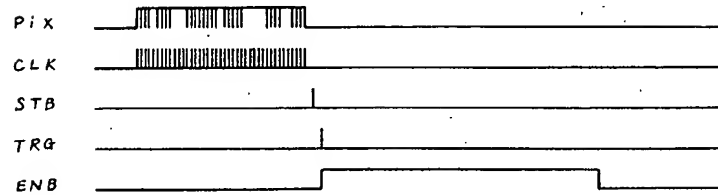
21……発熱体(記録素子)、22……記録用電源、23……駆動回路、24……アナログ／デジタル変換器、25……ラッチ、26……演算回路、27……タイマ。

代理人の氏名 弁理士 中 尾 敏 男 ほか1名

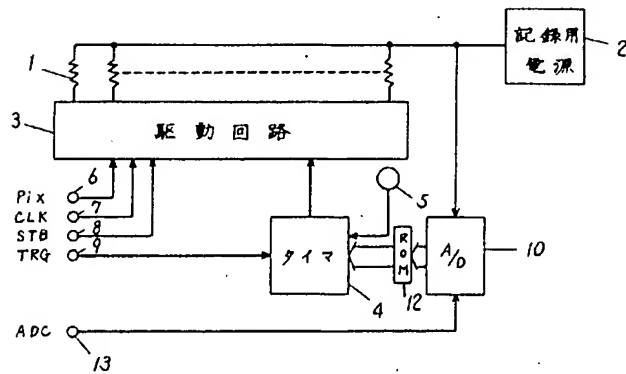
第 1 図



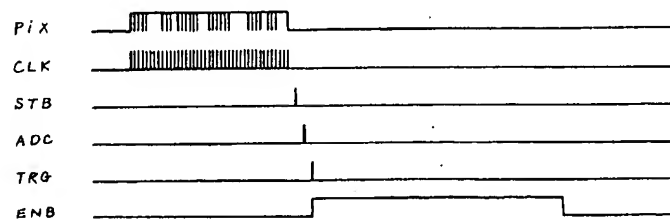
第 2 図



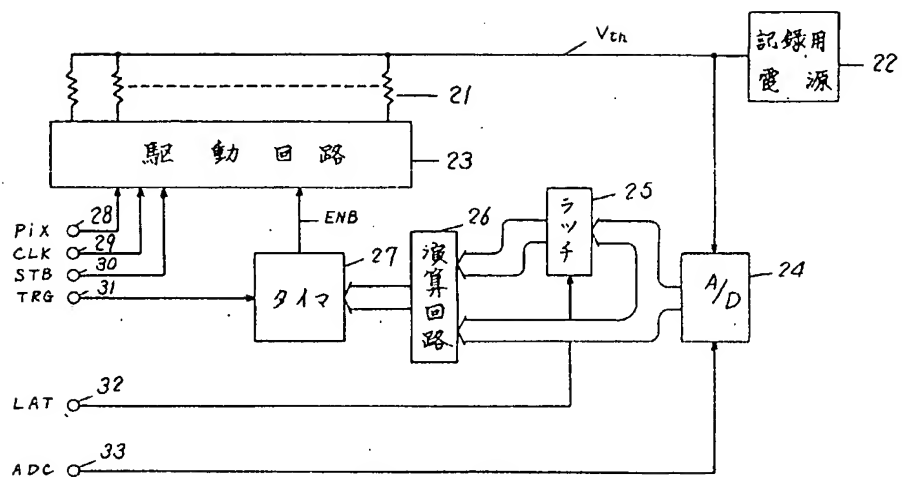
第 3 図



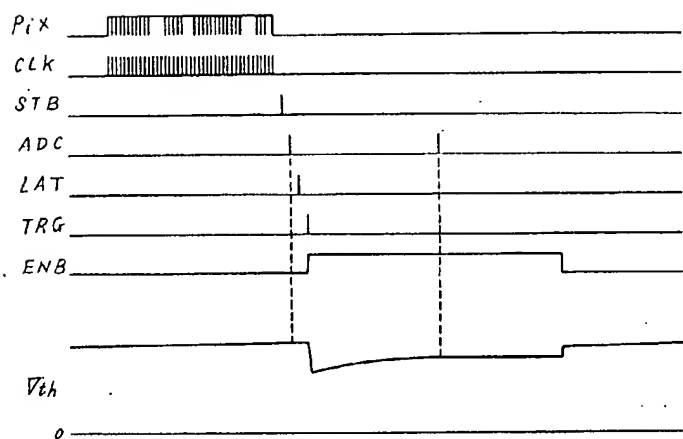
第 4 図



第 5 図



第 6 図



第 7 図

